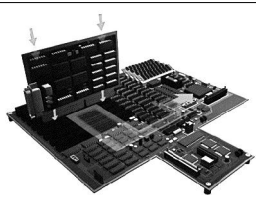


Tietokoneen rakenne Luento 2

Väylät

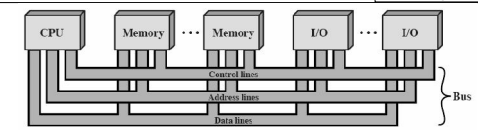


Stallings: Ch 3

- n Mitä väylällä liikkuu?
- n Väylän ominaisuuksia
- n PCI -väylä
- n PCI Express

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 1

Väylä (Sta06 Fig 3.16)



- n Laitteiden väliseen kommunikointiin
- n Tav. yleislähetys: kaikki kuulevat kaiken
 - u Reagoi vain itselle kuuluvaan
- n Kullakin laitteella omat ohjaus- ja statuslietonsa
 - u Laiteajuri (KJ) vie ohjaustiedon ohjaimen rekistereihin ~ mistä, minne, paljonko, suunta
 - u Laiteajuri lukee status tietoa ohjaimen rekistereistä § valmis toimimaan? onnistuiko? ...

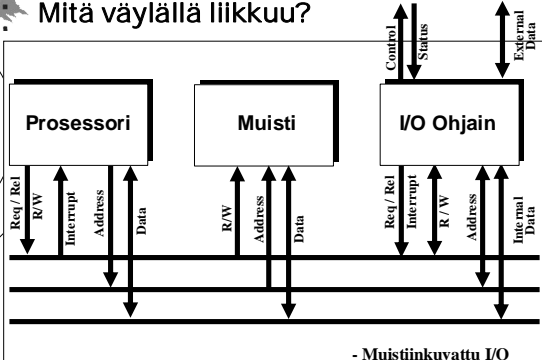
Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 2

Mitä väylällä liikkuu?

- n **Ohjausväylä (~ Johtimet)**
 - u Ohjaus ja ajoitustietoa
 - § Lataa muistista, talleta muistiin (R/W)
 - § Keskeytysignaali
 - § Kellosignaali
- n **Osoiteväylä**
 - u Lähteen / kohteen identifiointi
 - § Muistipaikan osoite, laiterekisterin osoite
 - § esim. mistä käsky/data noudettava, minne data talletettava
 - u Leveys määrää osoitevaruuden koon
 - § Suurin viitattavissa oleva muistipaikan numero
 - § Esim. 32 b ÷ 4 GB
- n **Dataväylä**
 - u Käsiteltävän tiedon siirtämiseen: käskyt, data, DMA
 - u Leveys määrää kerralla siirrettävän datan määrän
 - § Esim 38b eli 32b dataa plus 6 Hamming-tarkistusbittiiä

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 3

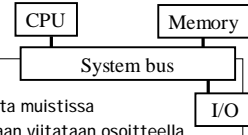
Mitä väylällä liikkuu?



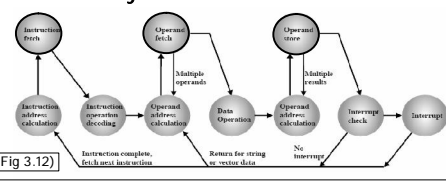
- Ajoitus - Muistinkuvattu I/O
- DMA

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 4

Väylä = pullonkaula?



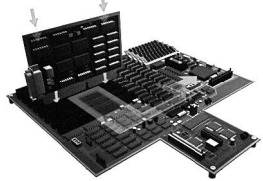
- n **von Neumann arkkitehtuuri**
 - u käskyt ja niiden käsittelemä data muistissa
 - u kaikkeen muistissa olevaan dataan viitataan osoitteella
 - u muistissa peräkkäin olevat käskyt suoritetaan peräkkäin ellei järjestystä eksplisiittisesti muuteta (hypyt)
- n **Fetch-Execute Cycle**



Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 5

Tietokoneen rakenne

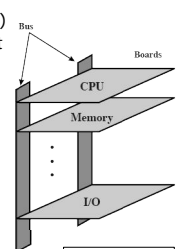
Väylän ominaisuuksia



Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 6

Väylän ominaisuuksia

- Leveys**
 - ~ 50 - 100 johdinta - emolevyllä, kaapelissa, liittimessä
- Väylän tyyppi**
 - Dedikoitu (dedicated, non-multiplexed)
 - § Osoitteelle ja datalle omat johtimet
 - Aikavuoroteltu (time multiplexed)
 - § Osoite ja data samoissa johtimissa
 - § Address valid / data valid -johdin
- Käyttövuoron varaus (arbitration)**
 - Keskitetty
 - § yksi väyläohjain (bus controller, arbiter)
 - Hajautettu
 - § tarvittava logiikka ohjaimissa



(Sta06 Fig 3.17)

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 7

Väylän ominaisuuksia

- Tapahtumien ajoitus, tahdistus**
 - Synkroninen (tahdistettu)
 - § Säännöllisen kellonpulssin avulla
 - Asynkroninen
 - § Tarvittaessa erillisillä signaaleilla
 - Liikennöinnissä yhteiset pelisäännöt, osapuolet tietävät mitä seuraavaksi tapahtuu
- Tehokkuus**
 - Kaistanleveys (bandwidth)
 - § montako bittiä per sekunti

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 8

Synkroninen ajoitus

- Tahdistus kellon avulla**
 - Ohjausväylässä mukana kellon signaali (sykli 1-0)
 - Kaikki laitteet "kuulevat" saman syklin
- Tapahtuma vie tavallisesti vain yhden syklin**
 - Alkaa aina kellon syklin alussa (leading edge)
 - Esim. datan lukeminen vie yhden syklin
- Väylään kytketyt laitteet toimivat samalla nopeudella**
 - Hitain laite määrittelee kaikkien nopeuden
 - Laite tietää toisen laitteen nopeuden
 - tietää, milloin se on valmis seuraavaan tapahtumaan
- "Tee tämä seuraavalla syklillä"
 - voi luottaa, että toinen laite tekee sen silloin!

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 9

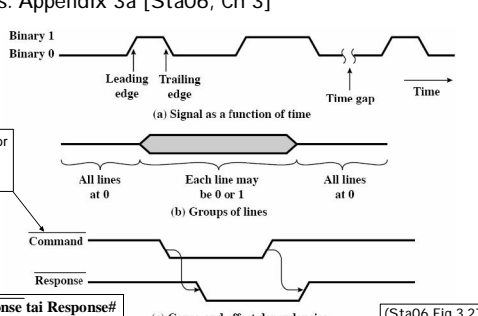
Asynkroninen ajoitus

- Laitteiden ei tarvitse toimia samalla nopeudella**
 - Käsittelyaika määräytyy kunkin laitteen mukaan
 - Laite ei voi päätellä milloin toinen osapuoli valmis
 - § Kauanko tapahtuma vie aikaa?
- Tahdistus erityisen tahdistussignaalin avulla**
 - Lähetä tahdistussignaali, kun oma puuha valmis
 - § Esim. osoite ja data väylällä ○ lähetä signaali "write" (eli muuta johtimen "write" jännite esim. ykköseksi)
 - § Esim. tieto kirjoitettu muistiin ○ lähetä "ack"
 - Seuraavan ajoitus riippuu edellisen päättymisestä
- "Tee tämä kun ehdit, kerro sitten kun on valmista"

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 10

Ajoituskaavion lukeminen

- Ks. Appendix 3a [Sta06, Ch 3]



(a) Signal as a function of time

(b) Groups of lines

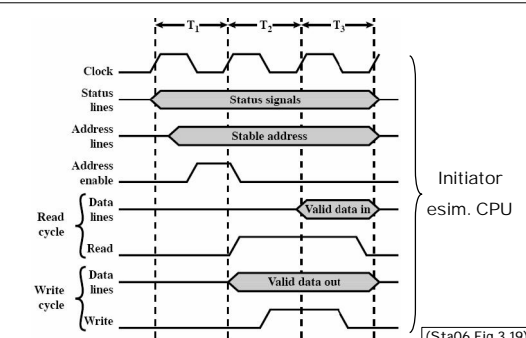
(c) Cause-and-effect dependencies

Response tai Response#

(Sta06 Fig 3.27)

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 11

Synkroninen ajoitus



Clock

Status lines

Address lines

Address enable

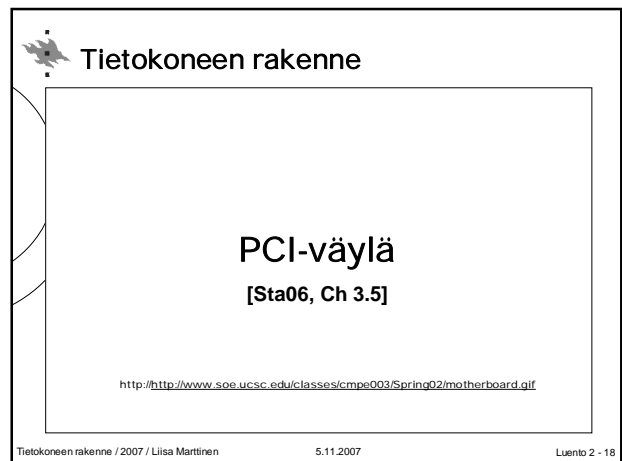
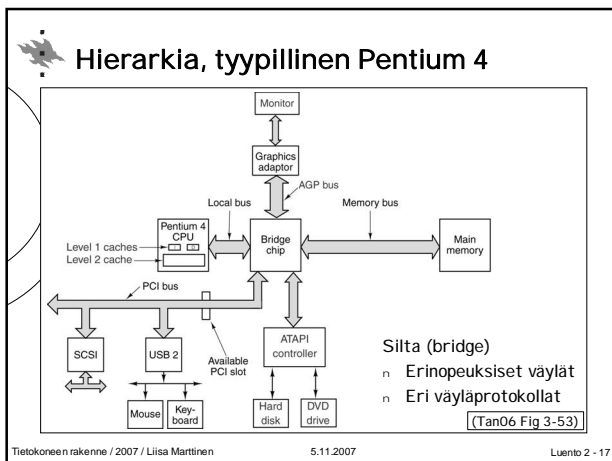
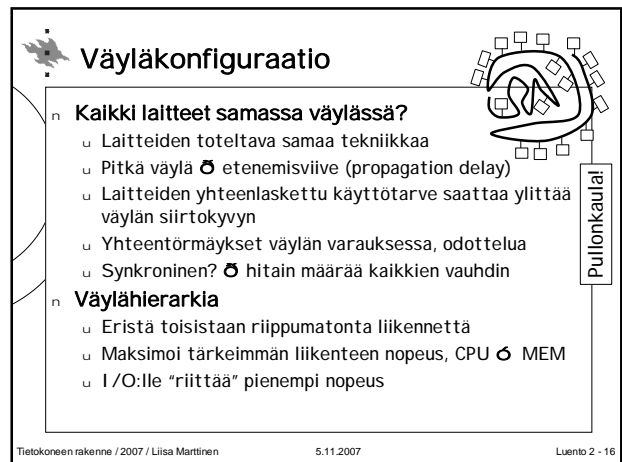
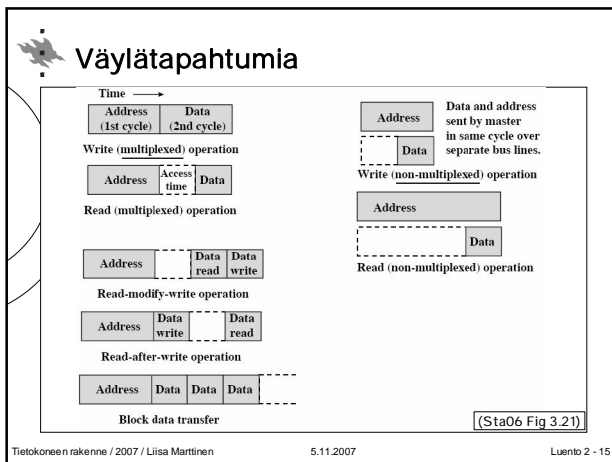
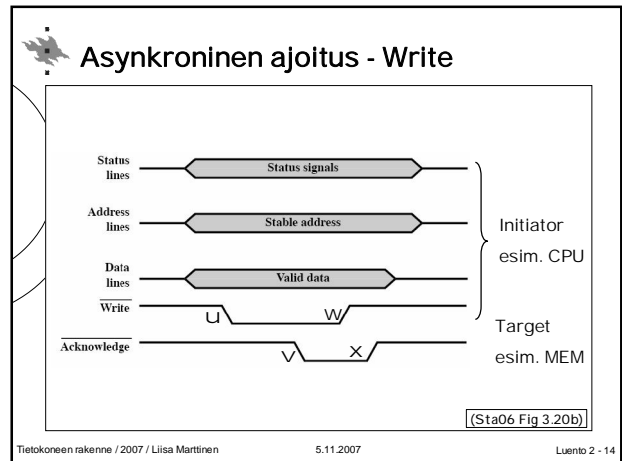
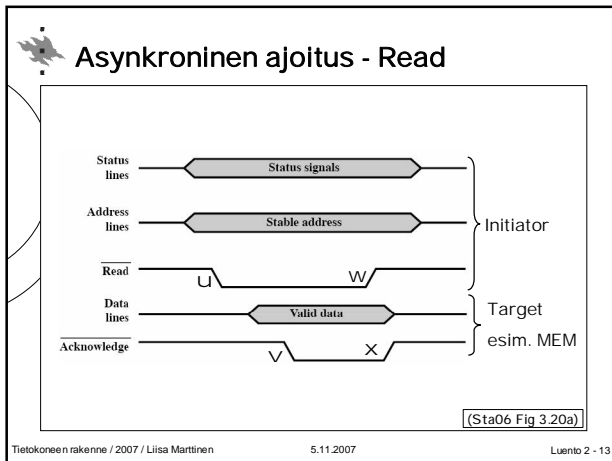
Read cycle

Write cycle

Initiator esim. CPU

(Sta06 Fig 3.19)

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 12



PCI: Peripheral Component Interconnect


- Aikavuoroteltu**
 - Osoite/data 32b (tai 64b)
 - Muita signaaleja 17
- Väylän varaus: keskitetty (centralised arbiter)**
- Synkroninen tahdistus**
 - oma 33 tai 66 MHz kello (PCI -X: 133/156/533 Mhz)
 - siirtonopeus 133, 266, 532 MB/s (PCI -X: 1 GB/s, 4 GB/s)
- Väylätapahtumat**
 - read, write, read block, write block (multiplexed)
- Max 16 laitetta**

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 19

49 pakollista signaalia tai johdinta (mandatory)

Sta06 Table 3.3

- AD[32]: address tai data, aikavuoroteltu**
 - + 1 pariteetille
- C/BE[4]: bus command tai byte enable, vuoroteltu**
 - Esim. 0110/1111 = memory read/all 4 Bytes
- CLK, RST#: clock, reset**
- 6 ajoitusta ja koordinoitua varten**
 - FRAME#, IRDY#, TRDY#, STOP#, I DSEL, DEVSEL#
- 2 väylän keskitettyä varausta varten**
 - REQ# pyyntö, GNT# lupa saatu
 - Kullakin kortilla omat
- 2 virheindikaattoria**
 - parity, system



Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 20

51 valinnaista signaalia (optional)

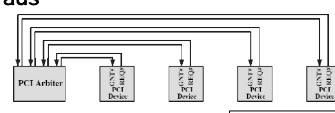
(ks. Sta06 Table 3.4)

- 4 Johdinta keskeytyspyyntöjä varten**
 - Kullakin laitteella oma linja keskeytysohjaimelle
- 2 Johdinta usean CPU:n välimuistitukea varten**
 - snoopy cache
- 32 A/D Iisäjohdinta**
 - Yhteensä 64 bittinen väylä
- 4 Iisäjohdinta C/BE:tä varten**
- 2 Johdinta ilmaisemaan 64-bittistä siirtoa**
- 1 pariteettijohdin lisää**
- 5 Iisäjohdinta testausta varten**

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 21

PCI: transaktiot

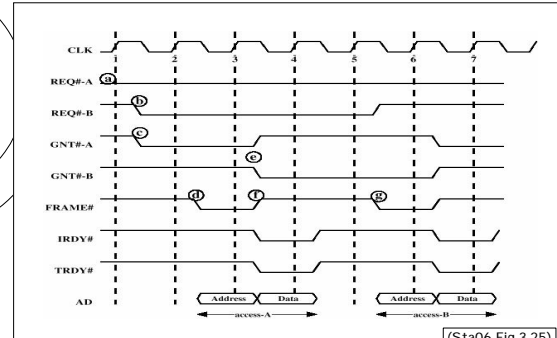
- Väylätapahtumat transaktioina**
 - Uusi varaus uutta transaktiota varten
- Ensin väylän varaus**
 - Keskitetty
 - lähetä REQ
 - odota GNT
- Sitten transaktion suoritus**
 - Väylän varaaja on Initiator
 - Alussa: merkitse varatuksi (FRAME-signaali)
 - Lopussa: merkitse vapaaksi



(Sta06 Fig 3.24)

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 22

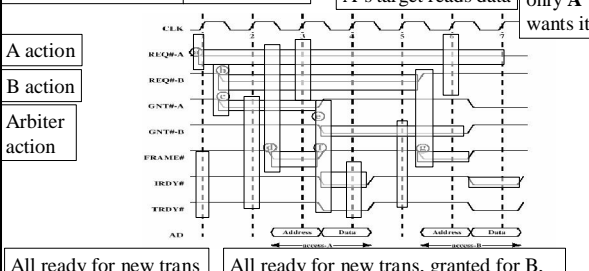
Väylän varaus: A ja B yrittävät



(Sta06 Fig 3.25)

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 23

a) A wants bus	d) starts frame, requests also for next transaction	e) Grants bus to B for next trans.	g) starts frame, no more req.
b) B wants bus		f) marks last frame transfer,	
c) A granted bus	Sees that both still want it	marks data ready	Sees that only A wants it



A action
B action
Arbitrator action

All ready for new trans
All ready for new trans, granted for B, B knows that it has bus

PCI: transaktioita

- n **Memory tai I/O Read/Write [Line | Multiple]**
 - u Siirrä yksi tai useita sanoja (cache line)
- n **Memory Write and Invalidate**
 - u Takaa, että tieto myös välimuistista muistiin
- n **Configuration Read/Write**
 - u Laitteen konfigurointitiedon (256B) käsittelyyn
 - u Plug-and-Play, PnP
- n **Interrupt Acknowledge**
 - u CPU lukee keskeytykseen liittyvää tietoa keskeytysohjaimelta ja kuittaa keskeytyksen saaduksi
- n **Special Cycle**
 - u Yleislähetys usealle vastaanotajalle
- n **Dual Address Cycle**
 - u Käytä 64 bitin osoitetta

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 25

PCI Memory Read

(Sta06 Fig 3.23)

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 26

a) start trans frame, set addr, set trans. type	d) ack address, set data, indicate valid data	set & indicate data
b) recognise address, find data	e) sel next bytes	data ready, read
c) select bytes, indicate ready to receive	f) need more time, indicate not valid data	set & indicate data
	g) not ready: hold	
	h) ready for last block: end frame and stop hold	

turnaround time
data ready, read
get ready for next
get ready for next

All ready for new transaction All ready for new transaction

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 28

Tietokoneen rakenne

PCI Express

[Tan06, s. 212]

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 28

Packet-switched PCI Express

- n PCI-väylä aivan liian hidask monille laitteille
- n Korvaa PCI-väylän (ja muut I/O-väylät)
 - u Laitteita jo saatavilla
- n Rakentuu kytkimen (switch) ympärille
- n Perustuu kaksipisteyhteyksiin (point-to-point)
 - u Kummallekin suunnalle oma johdinpari (lane) (tai 2, 4, 8, 16)
- n Sarjallinen siirtolinkki
 - u Siirto pieninä paketteina (header + payload), bitit peräkkäin
- n Ei varausmekanismeja, tai multa ohjaussignaaleja
 - u Saa lähettää silloin, kun haluaa
 - u Kytin reitittää paketin osoitteen avulla oikealle laitteelle
- n Nopeus yhdellä johdinparilla 2.5Gbps

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 29

Tyypillinen PCI Express järjestelmä

(Tan06, Fig 3-57)

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 30

PCI Expressin kehuja

- n **Paketeissa mukana ECC (CRC)**
 - u Luotettavampi kuin PCI -väylä (pariteettibitti)
- n **Laittelston osat voivat olla kauempana toisistaan**
 - u Esim. kovalevy integroituna näytön koteloon
 - u PCI : max 50 cm PCI Express: jopa 250m valokuidulla
- n **Laajennettavuus**
 - u Kytkimen voi kytkeä edelleen toiseen kytkimeen
- n **Sallii hot-swap operaatiot**
 - u Laitteen voi kytkeä/irrottaa vauhdissa, PnP Plug-and-Play
- n **Pienemmät fyysiset liitännät**
 - u Voidaan tehdä kooltaan pienempiä laitteita

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 31

Kertauskysymyksiä

- n Miten synkroninen ja asynkroninen ajoitus eroavat toisistaan?
- n Mitä hyötyä väylähierarkiasta?
- n Miten PCI Express ja PCI poikkeavat toisistaan?
- n ks. myös kurssikirja

Tietokoneen rakenne / 2007 / Liisa Marttinen 5.11.2007 Luento 2 - 32