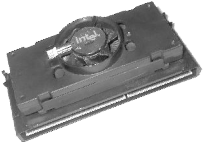


Luento 8

Tietokoneen rakenne

Suorittimen rakenne ja toiminta



Ch 12.1-4 [Sta06]

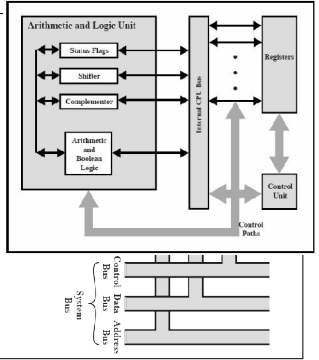
- n Rekisterit
- n Käskeykli
- n Liukuhinna
- n Riippuvuusongelmat
- n Hyppyjen käsittely

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 1

(Sta06 Fig 12.2)

CPU:n yleisrakenne

- n **ALU**
 - u Laskenta, vertailut
- n **Rekisterit**
 - u Nopeaa työtalaa
- n **Proessoriväylä**
 - u Bittien siirto paikasta toiseen
- n **Ohjausyksikkö (Ch 16-17)**
 - u Kuka? Mitä? Milloin?
 - u Kellopulssi
 - u Generoi ohjaussignaalit
 - § mitä seuraavalla kellopulssilla tapahtuu?
- n **MMU?**
- n **Välimuisti?**



Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 2

Rekisterit

- n Muistihierarkian hulpulla
- n **Käyttäjälle näkyvät rekisterit**
 - u Ohjelmoija/kaantäjä päättää niiden käytöstä
 - u Paljonko? Nimeäminen? ADD R1,R2,R3
- n **Ohjaus- ja statusrekisterit**
 - u Osa epäsuorasti ohjelman viitatavissa
 - § PC, PSW, flags, ...
 - u Osa vain CPU:n sisäiseen käyttöön
 - § MAR, MBR, ...
- n **Sisäisiä apurekisteriä käskyn välivalheita varten**
 - u Esim. - Käskyrekisteri (IR) käskyn tulkintaa varten
 - operandi ensin käskystä apurekisteriin, vasta sitten ALU:uun

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 3

Käyttäjälle näkyvät rekisterit

- n **Eri prosessoriperhe**
 - eril määrä erilaisia rekisteriä,
 - erilaiset nimeämisävat
 - erilaiset käyttötarkoitukset
- n **Yleisrekisterit** (general-purpose registers)
- n **Datarekisterit** (data registers)
- n **Osoiterekisterit** (address registers)
 - u Segmenttirekisterit (segment registers)
 - u Indeksirekisterit (index registers)
 - u Pino-osoitin (stack pointer)
 - u Ympäristöosoitin (frame pointer)
- n **Tilarekisterit** (condition code registers)

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 4

Esimerkkejä

(Sta06 Fig 12.3)

Data Registers

D0
D1
D2
D3
D4
D5
D6
D7

Address Registers

A0
A1
A2
A3
A4
A5
A6
A7

Program Status

Program Counter
Status Register

(a) M68000

General Registers

AX	Accumulator
BX	Base
CX	Count
DX	Data

Pointer & Index

SP	Stack Pointer
BP	Base Pointer
SI	Source Index
DI	Dest Index

Segment

CS	Code
DS	Data
SS	Stack
ES	Extra

Program Status

Instr Ptr
Flags

(b) 8086

General Registers

EAX	AX
EBX	BX
ECX	CX
EDX	DX

General Registers

ESP	SP
EBP	BP
ESI	SI
EDI	DI

Program Status

FLAGS Register
Instruction Pointer

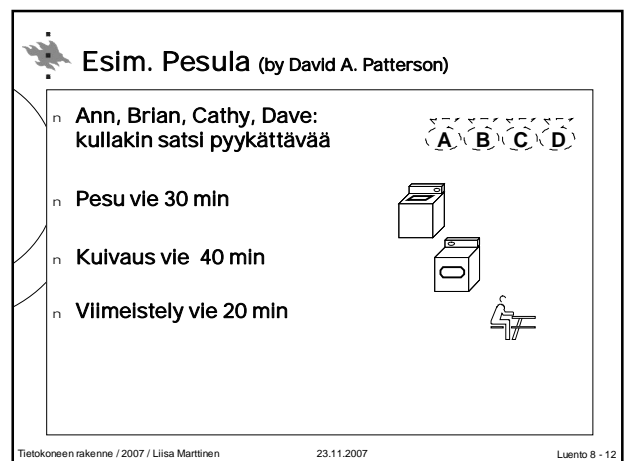
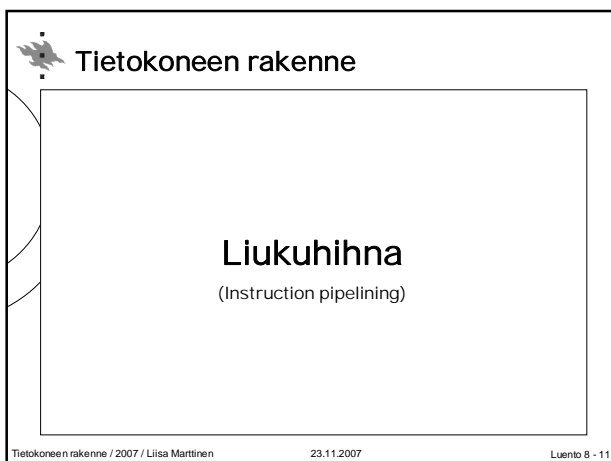
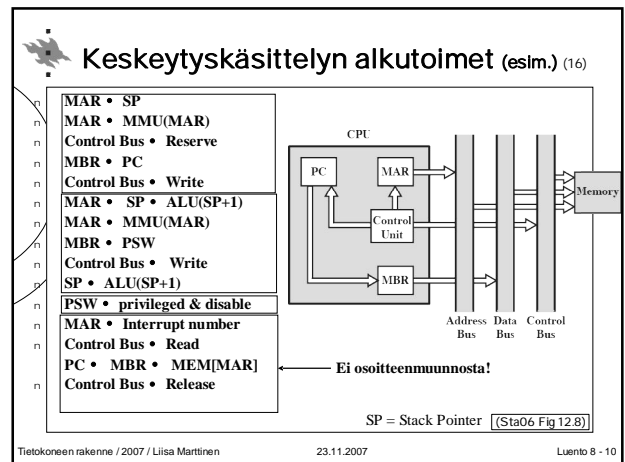
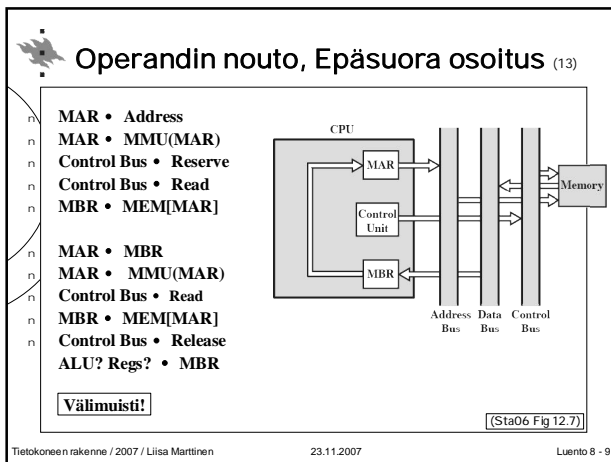
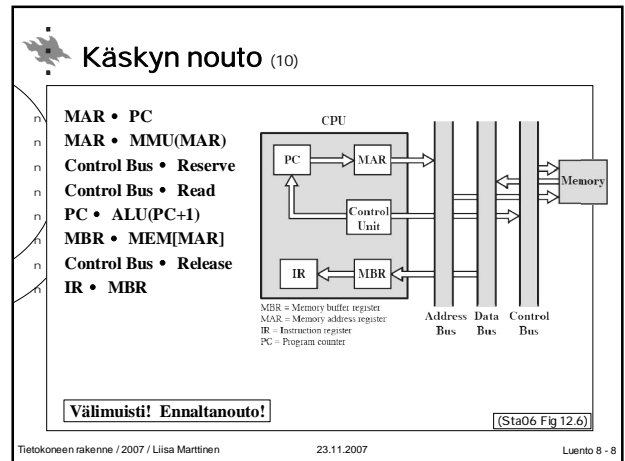
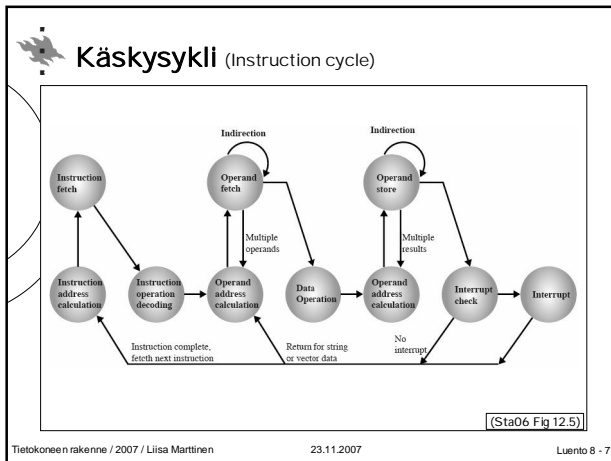
(c) 80386 - Pentium 4

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 5

PSW - Program Status Word

- n **Nimi vaihtelee eri arkkitehtuureissa**
- n **CPU:n tila**
 - u Etuoikeutettu vs. käyttäjätila
- n **Vertailun tulos**
 - u Esim. Greater, Equal, Less, Zero, ...
- n **Sattuiiko käskyn suorituksessa poikkeuksia?**
 - u Nollalajako, ylivuoto
 - u Page fault, "memory violation"
- n **Tarvitseeko ulkoinen laite ohjausta?**
 - u Bitti keskeytyksen ilmaisemiseksi
- n **Keskeytyksen esto / salliminen**
 - u Kullekin luokalle omat bittinsä

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 6



Peräkkäin: Pyykkitupa varattu vain yhdelle (8)

n Vie 6 tuntia, syntyy neljä satsia puhdasta
 n Entäpä, jos toimisivat liukuhihnaperiaatteella?

6 PM 7 8 Aika 9 10 11 Keskiyö
 30 40 20 30 40 20 30 40 20 30 40 20

A
 B
 C
 D

1.5 h per työ
 0.67 työtä per h
 Lämpimenoaste

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 13

Liukuhihna: Varaus työvaiheittain (13)

n Vie 3,5 tuntia, syntyy 4 satsia puhdasta

6 PM 7 8 9 10
 30 40 40 40 40 20

A
 B
 C
 D

1.5 h per työ
 1.14 työtä per h
 Keskim. nopeus
 Maksimi nopeus?
 1.5 työtä per h

Töitä valmistuu parhaimmillaan 40 min välein! (0.67 h / valmistunut työ)

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 14

Huomioita

n Liukuhihna ei nopeuta yhden työn aktiivisena oloaikaa järjestelmässä

- u Mutta keskimääräinen läpimenoaika paranee

 n Liukuhihna voi aiheuttaa yhdelle työlle lisäviilpeitä verrattuna siihen, jos se työ olisi yksin järjestelmässä

- u Jos hihnan seuraava vaihe varattuna, ei voi edetä

 n Useita töitä etenee yhtä aikaa, mutta ne ovat eri vaiheissa
 n Hitain vaihe määrää koko liukuhihnan nopeuden

- u Liukuhihna nytkähtää, kun kaikki osat valmiita
- u Tehokkuus kärsii, jos kestot eripituisia

 n Yksi työ nopeutuu maksimissaan saman verran kuin liukuhihnassa vaiheita

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 15

Huomioita

n Toteutus monimutkaisempaa, **lisäresurssien tarve**

- u Tuplapistorasia? Ž pesukone ja kuivaaja voivat porrata yhtäaikaan
- u Kaksi tai kolme ihmistä yhtäaikaan pyykkituovassa

 n **Hihna ei toimi alussa eikä lopussa täydellä teholla**
 n **Hihna "yskii"**

- u Töitä ei tule tasaisella tahdilla

30 40 40 40 40 20
 A
 B
 C
 D
 täyttyy tyhjenee

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 16

CPU ja 2-vaiheinen liukuhihna?

n Seuravan käskyn **ennaltanouto samaan aikaan** kuin edellistä suoritetaan

- u Paikallisuus: oletta, että suoritus "esiintymisjärjestyksessä"

 n **Ongelmat**

- u Suoritusvaihe voi kestää kauemmin Ž noutovaihe jouten
- u Suoritusvaihe muuttaa PC:n arvoa Ž haettu väärä käsky
 - § Seuraavan käskyn osoite "ennustettiin" väärin!

 n **Rinnakkaisuus vielä vähäistä Ž Lisää vaihelta?**

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 17

6-vaiheinen liukuhihna

Instruction	Time													
	1	2	3	4	5	6	7	8	9	10	11	12	13	14
Instruction 1	FI	DI	CO	FO	EI	WO								
Instruction 2		FI	DI	CO	FO	EI	WO							
Instruction 3			FI	DI	CO	FO	EI	WO						
Instruction 4				FI	DI	CO	FO	EI	WO					
Instruction 5					FI	DI	CO	FO	EI	WO				
Instruction 6						FI	DI	CO	FO	EI	WO			
Instruction 7							FI	DI	CO	FO	EI	WO		
Instruction 8								FI	DI	CO	FO	EI	WO	
Instruction 9									FI	DI	CO	FO	EI	WO

FE - Fetch instruction
 DI - Decode instruction
 CO - Calculate operand addresses
 FO - Fetch operands
 EI - Execute instruction
 WO - Write operand

(Sta06 Fig 12.10)

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 18

Paljonko liukuhinna nopeuttaa?

- 6 vaiheinen liukuhinna \approx 14 aikayksikköä
- Ei liukuhinnaa \approx 9*6 = 54 aikayksikköä
- Nopeutus = 54/14 = 3.86 < 6!
- Todellisuudessa nopeutus vieläkin pienempi

- Jokainen käsky ei tarvitse kaikkia vaiheita
 - Ei-liukuhinoitettu voi edetä heti seuraavaan vaiheeseen
 - Liukuhinoitettu joutuu odottamaan seuraavan vaiheen vapautumista, ko. CPU:n yksikkö jouten
 - Suorituksessa on "kupla" (bubble)

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 19

Yhden vaiheen kesto liukuhinalla?

$$\tau = \max_{i=1..k} [\tau_i] + d = \tau_m + d \gg d$$

Yhden vaiheen kesto Vaiheen i kesto Viive vaiheesta toiseen siirtymiselle ~ yksi kellopulssi Hitaimman vaiheen (max) kesto

- Hitain vaihe määrää etenemisvauhdin
 - Kauimmin kestävä vaihe on pullonkaula
- Kukin vaihe asetetaan kestämään yhtä kauan
 - Montako kellopulssia?

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 20

Paljonko nopeuttaa?

n käskyä, **k** vaihetta, τ =vaiheen kesto

Ei liukuhinnaa: $T_1 = nk\tau$ Pessimistinen: olettaa, että kaikki vaiheet kestävivät yhtä kauan

Liukuhinna: $T_k = [k + (n-1)]\tau$ ks. Sta06 Fig 12.10 ja tarkista itsesi

k vaihetta ennenkuin ensimmäinen työ valmistuu seuraavat (n-1) valmistuvat yhden vaiheen välein

Nopeutus: $S_k = \frac{T_1}{T_k} = \frac{nk\tau}{[k + (n-1)]\tau} = \frac{nk}{[k + (n-1)]}$

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 21

Paljonko nopeuttaa? Oletuksella: ei hyppykäskyjä

(Sta06 Fig 12.14)

more gains from multiple stages when more instructions without jumps

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 22

Muita huomioita

- Lisävaihetta**
 - CPU:n laitettava välitulos jonnekkin
 - Vaikka yksittäinen käsky etenisi yksin hinnalla, sillä kuluu enemmän aikaa kuin ei-liukuhinoitetussa
- Silti**
 - Ison käskyjoukon suorittaminen sujuu nopeammin
 - Parempi läpimenoaste (käskyä/sec)
- Liukuhinnoituksen rinnakkaisuus nopeuttaa kokonaisuutta, mutta hidastaa yhden käskyn suoritusta**

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 23

Ongelmakohtia

- Rakenteellinen riippuvuus** (structural dependency)
 - Usea vaihe voi tarvita samaa HW-yksikköä
 - Muisti: FI, FO, WO
 - ALU: CO, EI

```
STORE R1,VarX
ADD R2,R3,VarY
MUL R3,R4,R5
```
- Kontrolliriippuvuus** (control dependency)
 - Ehdollisen hyppykäskyn tulos selvillä vasta EI-vaiheen jälkeen
 - \approx Ennaltanoudettu väärä käskyjä

```
ADD R1,R7,R9
Jump There
ADD R2,R3,R4
MUL R1,R4,R5
```
- Datariippuvuus** (data dependency)
 - Tarvitaan edeltävän käskyn tulosta, eikä se ole vielä valmistunut

```
MUL R1,R2,R3
LOAD R6, Arr(R1)
```

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 24

Ratkaisuja?

- Huomattava laitteistolla, odotettava, että riippuvuus poistettu**
 - Hihnalle ylimääräisiä odotusjaksoja eli kuplia, "bubbles"
 - Kupla viivastaa kaikkia sen takana tulevia vaiheita
 - Yleisesti käytetty tapa
- Rakenteellinen riippuvuus**
 - Lisää laitteistoa, esim. CO- ja EI-vaiheelle omat ALUt
 - Paljon rekistereitä, vähemmän muistioperandeja
- Kontrolliriippuvuus**
 - Tyhjennä hihna, ja hae uudet käskyt
 - Hyppyjen ennustuslogiikka: haenko ennalta tästä vai tuolta?
- Datariippuvuus**
 - Vaihda käskyjen suoritusjärjestystä
 - Oikopolut laitteistossa (by-pass): tulokseen pääsee käsiksi ennen WO-vaihetta

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 25

Datariippuvuudet ja niiden poisto

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 26

Käskyjen suoritusjärjestyksen muutos

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 27

Oikopolut

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 28

Tietokoneen rakenne

Hypyt ja liukuhihna

Jumps and pipelining

- Monta suorituspolkua (Multiple streams)
- Viivästetty hyppy (Delayed branch)
- Kohteen ennaltanouto (Prefetch branch target)
- Silmukkapuskuri (Loop buffer)
- Ennustuslogiikka (Branch prediction)

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 29

Hypyn vaikutus liukuhihnaan

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 30

Viivästetty haarautuminen (delayed branch)

- n **Kääntäjä laittaa hyppykäskyn perään muita käskyjä, jotka suoritetaan aina**
 - u Hihnalle ei päästetä mitään, mikä pitäisi ehkä myöhemmin perua
 - § tehdyn työ peruuttaminen on tosi vaikeata!
 - u Jos ei hyödyllisiä käskyjä, sitten NOP-käskyjä
- n **Jos hyppy toteutuu, nuo käskyt jo hyvässä vauhdissa ja annetaan niiden valmistua**
 - u Hihnaa ei tarvitse erikseen tyhjentää
- n **Jos hyppy ei toteudu, NOP-käskyt vain hukkaavat syklejä**
- n **Helpompi toteuttaa näin kuin tyhjentää hihna**

```
sub r5, r3, r7
add r1, r2, r3
jump There
...
```

↓

```
sub r5, r3, r7
jump There
add r1, r2, r3
...
```

delay slot

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 31

Monta suorituspolkua (multiple instr. streams)

- n **Spekuloi**
 - u Hae hihnalle hyppykäskyä seuraavia käskyjä
 - u Hae toiselle hihnalle käskyjä hypyn kohdeosoitteesta
- n **Anna polkujen edetä kunnes selviää mikä oikea**
 - u Hylkää väärä polku (tai ainakin sen tulokset)
- n **Ongelmia**
 - u Hypyn kohde saattaa selvitä vasta osoitelaskennan jälkeen
 - u Polku voi haarautua edelleen
 - § Jatketaanko samoin? Yksi spekulointi kerrallaan?
 - u Tarvitaan lisälaitteistoa
 - § Useampia liukuhinoja
 - § Spekulatiivisia tuloksia ei saa tallettaa oikeisiin rekistereihin
 - u Spekulointi käyttää resursseja ja voi hidastaa oikeaa työtä
 - § CPU:n sisäiset työkisterit, väylä, ALU
- n **Liukuhinna osattava tyhjentää**

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 32

Kohteen ennaltanouto (prefetch branch target)

- n **Nouda etukäteen käsky hypyn kohteesta, mutta älä päästä sitä muuten liukuhihnalle**
 - u Tee siis vain FI -vaihe
 - u Jos hyppy toteutuu, säästyy muistinoutoon muuten tarvittava aika
- n **Liukuhinna osattava tyhjentää** IBM 360/91 (1967)

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 33

Silmukkapuskuri (loop buffer)

- n **Pidä n viimeisintä käskyä CPU:n sisällä nopeassa puskurissa**
 - u Hyödynnä myös ennaltanoutoa
 - § Hyvällä tuurilla myös hypyn kohdekäsky tuli samalla
 - § Esim. IF-THEN ja IF-THEN-ELSE rakenne
- n **Toimii hyvin pienille silmukoille**
 - u Nouto muistista vain kerran
- n **Parempi alueellinen paikallisuus kuin pelkkää välimuistia käytettäessä**

CRAY-1
Motorola 68010

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 34

Hyppyjen ennustus (branch prediction)

- n **Arvaa älykkäästi kumpi todennäköisempää: hyppy vai ei hyppää?**
- n **Staattinen ennustus**
 - u Kiinteästi: aina hypätään
 - u Kiinteästi: ei koskaan hypätä
 - § ~ 50% oikein
 - u Operaatiokoodin perusteella
 - § Selvitetty etukäteen (ennen CPU:n valmistusta) operaatiokoodit, joilla hyppy yleisempää kuin ei hyppää
 - § Esim. BLE käskyä käytetään tyypillisesti "steppailevan" for-silmukan lopussa, joten arvaa että hyppää
 - § ~ 75% ennusteista oikein

Motorola 68020
VAX 11/780

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 35

Hyppyjen ennustus

- n **Dynaaminen ennustus**
 - u Muistele miten tämän suorituskerran aikana kävi kyseisen hyppykäskyn kanssa aiemmin
 - § Ennustus osuu nyt paremmin kohdalleen
 - u Tarvitsee CPU:n sisälle apumuistia = branch history table
 - § Käskyn osoite
 - § Hypyn kohdeosoite (tai kohdekäsky)
 - § Hypätäänkö vai ei: taken / not taken
- n **"Karvalakkimalli"**
 - u Ennusta sen mukaan kuinka kävi edellisellä kerralla
 - § 1 bitti riittää
 - u Silmukoissa tulee 1 tai 2 väärää ennustusta

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 36

Hyppyjen ennustus

Parannettu malli

- Älä muuta ennustetta liian helposti
- Ennusta kahden edellisen kerran mukaan
- 2 bittia riittää

PowerPC 620

(Sta06 Fig 12.17)

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 37

Branch history table strategy

(ennustaminen hyppyhistorian avulla)

IPFAR

Next sequential address

Branch instruction address Target address State

Lookup

Which branch instruction is this?

tag

Add new entry

Update state

Branch Miss Handling

Redirect

Select

Memory

IPFAR = instruction prefix address register

Prediction: taken/not taken

Where to jump, if branch taken

(Sta06 Fig 12.18)

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 38

Kertauskysymyksiä

- Mitä tietoja on sisällytettävä PSW:hen?
- Miksi 2-vaiheisesta liukuhihnasta ei ole paljon hyötyä?
- Mitkä tekijät vaikeuttavat liukuhihnan toimintaa?
- Millaisia ratkaisuja on käytetty hyppykäskyjen vaikutuksen eliminoimiseen?
- Kuinka CPU siirtyy keskeytyskäsitteeseen?

Tietokoneen rakenne / 2007 / Liisa Marttinen 23.11.2007 Luento 8 - 39